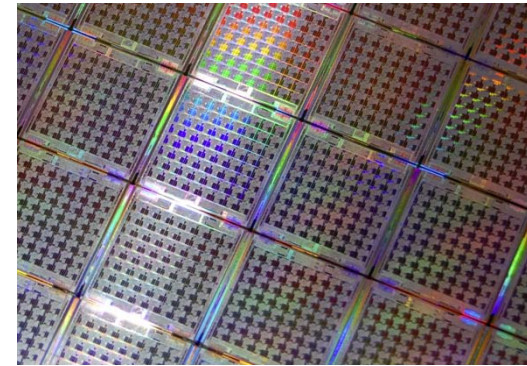
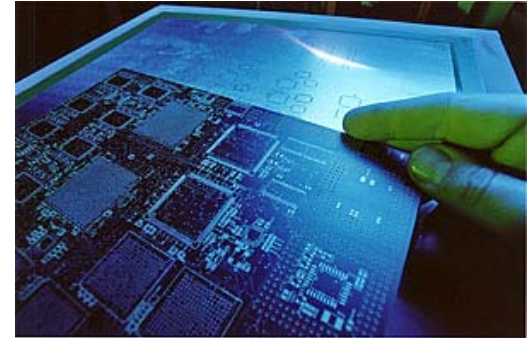

Aktuelle Forschung im Bereich Multi-Core bei FIRST

Dipl.-Inf. Robert Hilbrich



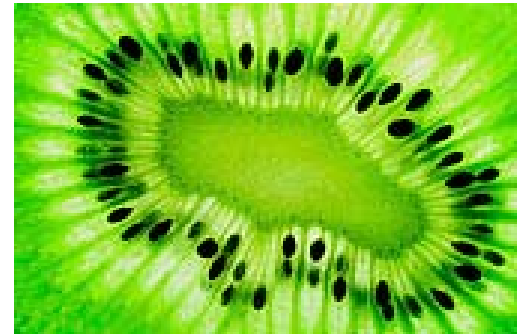
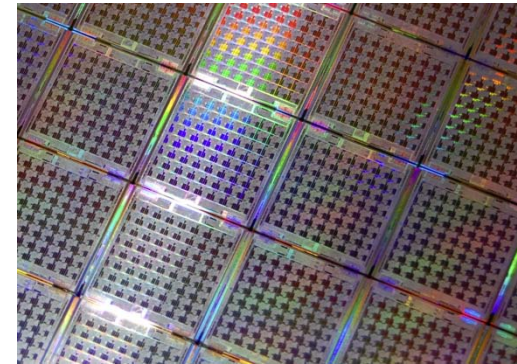
Paradigmenwechsel: Multi-Core (I)

- Mehrere Ausführungseinheiten ("Cores") auf einem Chip
- Wechsel von Single-Core zu Multi-Core erfordert einen **Paradigmenwechsel** in der Informatik
- *"once-in-a-career chance to reinvent the whole software / hardware stack"*

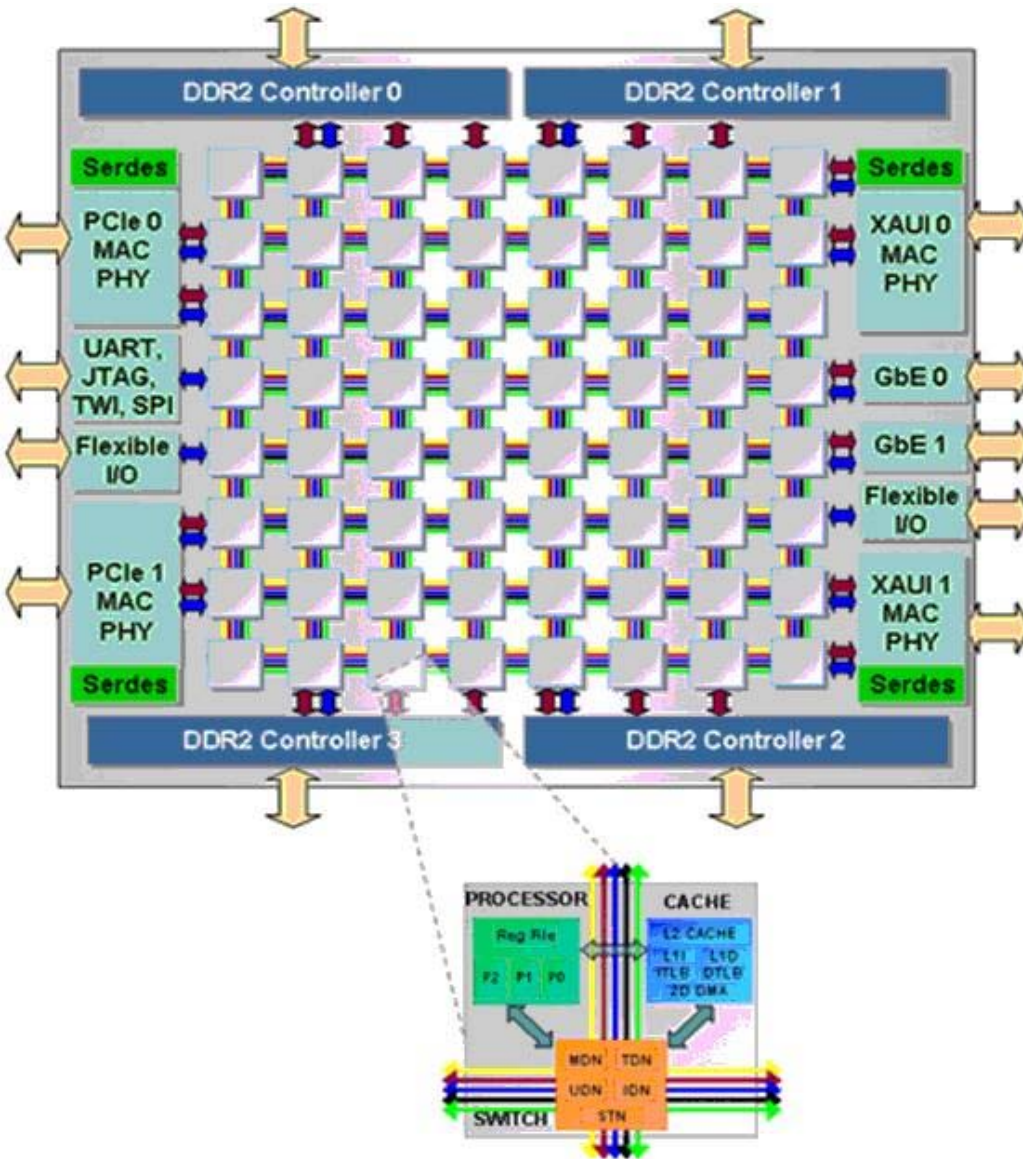


Paradigmenwechsel: Multi-Core (II)

- Dual-Core / Quad-Core = Multi-Core?
- "Multi-Core" wird zum Buzz-Wort
- FIRST: **Multi-Core = min. 64 Cores**
- Roadmap der Prozessor-Hersteller:
mittelfristig Prozessoren 100+ Cores erhältlich
- Softwareentwicklung für 64+ Cores?
- Multi-Core Forschung ist **Technologie-getrieben!**



Multi-Core Hardware Architektur – NoC, Tiles



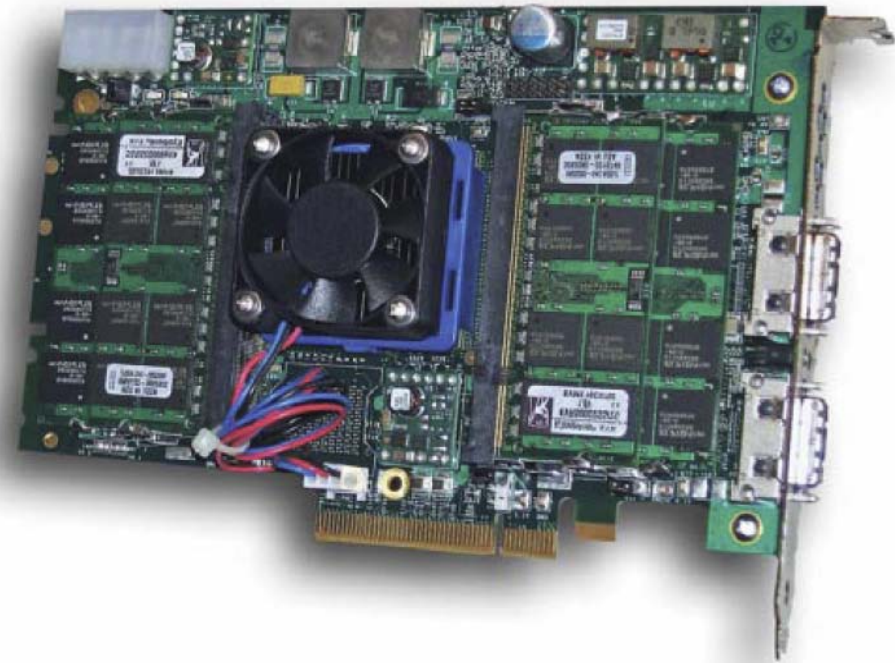
- **Network-On-Chip (NoC)** (6-fach, 2D iMesh, Paket-basiert)
- **"Tiles"** mit einem Core und lokalen Caches
- Multi-Hop Kommunikation
- skaliert sehr gut
- Statt CPU Ressourcen sind nun Kommunikationskanäle knapp!

Multi-Core Lab: TILEncorePro -7



Tilera TILEncorePro -7 Board

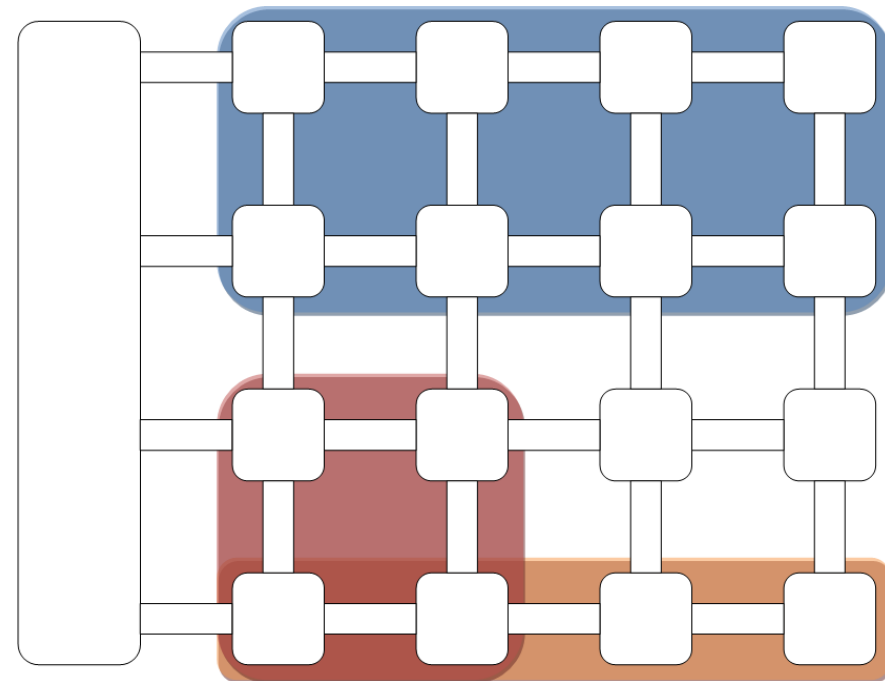
- **64 Cores** mit jeweils 800 MHz
- Geringe Leistungsaufnahme
- 2D iMesh Architektur



Aktuelle Forschung

Nutzung von Multi-Core Prozessoren im Bereich **sicherheitskritischer Anwendungen**.

- Anwendungen werden in **Partitionen** zusammengefasst und statisch oder dynamisch Cores zugeordnet
- Erforschung von sicheren, vorhersagbaren und echtzeitfähigen Verfahren für:
 - Sichere Koexistenz von Partitionen durch **Segregation**
 - **Auto-Tuning** durch dynamische Rekonfiguration von Partitionen



Seite 6

Literatur-Tipp

"... the goal of computer science should be making parallel computing productive, efficient, correct, portable, and scalable. ..."

Asanovic, K. et.al.; **A view of the parallel computing landscape** *Commun. ACM*,
ACM, 2009, 52, 56-67